

(19) 日本国特許庁 (JP)

特許公報 (B 2)

(11) 特許番号

第2680443号

(45) 発行日 平成9年(1997)11月19日

(44) 登録日 平成9年(1997)8月1日

(61) 1st, C1, *

H05K
1/11
3/40
3/46

識別記号

序内整理番号

F I

H05K
1/11
3/40
3/46

技術表示箇所

N
K
N
H

請求項の数 2

(全4頁)

(21) 出願番号 特願平1-261391

(73) 特許権者 399999999

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(22) 出願日 平成1年(1989)9月27日

(72) 発明者 関本 光弘

神奈川県横浜市緑区末広町2-4 株式会社東芝京浜事業所内

(65) 公開番号 特開平3-112131

(74) 代理人弁理士 須山 俊一

(43) 公開日 平成3年(1991)5月13日

審査官 関田 和加子

(54) 【発明の名称】セラミック配線基板およびその製造方法

(67) 【特許請求の範囲】

【請求項1】スルーホールの形成されたセラミックス基板と、前記スルーホールに充填された導体ペーストにより形成された導体層と、

前記スルーホールの開口部から前記導体層の一端が突出した凸部からなる接合用パッドと、

前記スルーホールに充填取締率が前記セラミックスグリーンシートよりも小さい導体ペーストを充填する工程と、

前記セラミックス基板と前記導体ペーストとを同時焼成し、前記スルーホールから前記導体層を突出させて接合

用パッドを形成する工程と、を有することを特徴とするセラミックス配線基板の製造方法。

【発明の詳細な説明】

【発明の目的】

【産業上の利用分野】

本発明は、セラミックス配線基板およびその製造方法に関する。

【従来の技術】

電子装置の小型高機能化を図る目的から基板への高実装化が進んでいる。

また、1チップが有する機能数の増加に伴って配線バターンが複雑化し、半導体素子を搭載するセラミックス基板の多層化が進んでいる。

多層配線基板の場合、それぞれの基板に形成された配

線パターンはセラミックス基板の内部に形成されたスルーホールを介して電気的に接続されている。

このような多層配線基板は、セラミックスグリーンシートに内部配線用のスルーホールを形成し、タングステンやモリブデンなどの導体ベーストをグリーンシート表面およびスルーホール内に印刷法を用いて塗布・充填し、所定枚数のセラミックス基板を積層した後、同時に焼成することにより作製されている。

また、半導体パッケージの1種であるフリップチップパッケージは、半導体素子を裏返しにしてその表面または基板に形成された接続端子を用いてボンディングしたものであり、一般的にはバンプ方式が用いられている。

この方法は、セラミックス基板に形成された内部配線のスルーホールと接続するようフリップチップ素子接続用のチップパッドを、導体ベーストの充填されたセラミックスグリーンシート上にスクリーン印刷などで印刷し、このチップパッドパターンにはんだを供給しておく。そして、あらかじめフリップチップ素子の電極部に形成したはんだバンプを、ハンダリフロー方式によってはんだ溶かし、フリップチップ素子を基板に固定するとともに、素子接続用のチップパッドを介してフリップチップ素子とセラミックス基板内部の配線を電気的に接続するというものである。

このような従来の接続用パッド形成方法を、第3図(a)～(c)に示す。

セラミックスグリーンシート1に所定のパターンに従ってスルーホール2を形成し、この内部に導体ベースト3を充填する。このようなセラミックスグリーンシート1を所定枚数作製する(第3図-a)。

最上層となるグリーンシート1上には、スルーホール2の形成位置に対応して接続用パッド4を形成する(第3図-b)。

セラミックスグリーンシート1を積層して一体化し、膠接着して第3図-cのような多層構造のセラミックス配線基板が得られる。

(発明が解決しようとする課題)

しかしながら、其の高集積化に伴い、セラミックス多層基板の配線パターンが複雑化し、スルーホールの径が小さくなるとともに、形成されるスルーホールの数も多くなってきてている。

このため、スルーホールに対応した接続用パッドの形成が困難になってきている。

特に、スクリーン印刷法では、接続用パッドパターンが微細化するにつれ、このパターンがスクリーンメッシュの孔部分から外れる割合が高くなり、接続用パッドの形状不良、さらには形成不全という問題が生じている。

また、形成された接続用パッドも、微細であると基板との接合強度が低下しやすく、充分な信頼性を得にくいという問題がある。

したがって、微細な接続用パッドを形成するに際し、いかに安定性、信頼性を向上させるかということが課題となっている。

本発明はこのような課題を解決するためにされたもので、強度良好な接続用パッドを有するセラミックス配線基板、およびこのような接続用パッドを安定かつ高信頼性の下で形成することのできるセラミックス配線基板の製造方法を提供することを目的とする。

[発明の構成]

10 (課題を解決するための手段)

本発明のセラミックス配線基板は、スルーホールの形成されたセラミックス基板と、前記スルーホールに充填された導体ベーストにより形成された導体層と、前記スルーホールの開口部から前記導体層の一端が突出した凸部からなる接続用パッドとを有することを特徴としている。

また、本発明のセラミックス配線基板の製造方法は、セラミックスグリーンシートにスルーホールを形成する工程と、このスルーホールに焼成収縮率が前記セラミックスグリーンシートよりも小さい導体ベーストを充填する工程と、前記セラミックス基板と前記導体ベーストとを同時に焼成し、前記スルーホールから前記導体層を突出させて接続用パッドを形成する工程とを有することを特徴としている。

20 26 この接続用パッドの高さは、スルーホールからの導体層が突出した高さによって決まるため、所望の高さとなるよう、導体ベーストおよびセラミックスグリーンシートの各原料の配合比を決定する。

セラミックス基板表面から突出させる導体層は、焼成後の基板表面からの高さが10μm～200μm程度であることが好ましい。

10μm以下または200μmを超えると、接続用パッドとして実用的でない。

この接続用パッドの高さは、スルーホールからの導体層が突出した高さによって決まるため、所望の高さとなるよう、導体ベーストおよびセラミックスグリーンシートの各原料の配合比を決定する。

すなわち、本発明に用いる導体ベーストおよびセラミックスに特に限定ではなく、両者を組合せた時、相対的に導体ベーストの収縮率がセラミックスの収縮率よりも小さくなるように選択すれば良い。たとえば、導体粉体とバイオルなどを混合した導体ベーストにおいては、導体粉体の配合量を多くしてベーストを高密度化する方法などが挙げられる。

(作用)

本発明は、従来の接続用パッド形成におけるパッド印刷工程を廃し、基板表面のスルーホールから導体層を突出させることにより、上記接続用パッドと、スルーホール内に充填される導体層とを一体化したものである。

上記方法は、導体ベーストと、セラミックスグリーンシートとの焼成時の収縮率の差を利用して、同時に焼成後のセラミックス基板と導体層との表面高さに差異を生じせるもので、容易に行うことができる、製造工程数を削減することができる。

また、パッド印刷を行わずにスルーホール開口部から突出した導体層によってパッドが形成されるため、微小径のスルーホールでも、各ホールごとに確実にパッドが形成され、スルーホール開口を狭くすることも可能である。

突出させた導体層は、スルーホール開口部の形状とほぼ同形状を保ち、スルーホールと接合用パッドとを、セラミックス基板に対して平行な面の断面積において比較した場合、スルーホール：接合用パッド=1:0.9~1:1.3程度のものが得られる。

つまり、印刷による接合用パッドよりも横幅が狭く、高密度化が可能であると同時に、接合用パッド端部の滲みもなく、パッド間の絶縁性が向上する。

さらに、本発明による接合用パッドはスルーホール内の導体層と一緒に化したセラミックス基板中に嵌入しているので、非常に強固なパッド強度を安定して得ることが出来る。

【実施例】

次に、本発明の実施例について図面を用いて説明する。

第1図は、本発明の一実施例のセラミックス配線基板を示す図である。

同図において、セラミックス配線基板10は、セラミックス基板11a、11b、11c、および11dが積層された多層型のものであり、各セラミックス基板11にはスルーホール12が形成され、このスルーホール12内に充填された導体ペーストにより導体層13が構成されている。

導体層13は、セラミックス基板11それぞれの回路を電気的に接続しており、最上層のセラミックス基板11dにおいて、導体層13はスルーホール12から突出した凸部形状となっている。

この突出部分が、セラミックス配線基板10における接合用パッド14となっている。

このようなセラミックス配線基板10の製造方法を、第2図(a)~(e)を用いて説明する。

はじめに、窒化アルミニウム粉末に、焼結助剤、可塑剤、バインダー、溶剤を加えて混合し、窒化アルミニウムスラリーを調製した。

このスラリーをドクターブレード法によって厚さ0.4mmのシートに成形し、所定枚数のグリーンシート21を得た(第2図-a)。

このグリーンシートシート21に、直径0.2mmのスルーホール22を所定のパターンにしたがって打ち抜き形成した。

そして、最上層以外のグリーンシート21に形成されたスルーホール22には、タンクスチタンを約重量%配合した導体ペースト23を充填し、グリーンシート21表面にはスクリーン印刷を用いて導体ペースト23を配線パターンに従って印刷した(第2図-b)。

この際、接合用パッドが形成される最上層のグリーン

シート21には、タンクスチタンの配合比率を約重量%に増した粘度600~1200cpsの高粘度、高密度の導体ペースト23を充填した。

この導体ペースト23は、導体ペースト23よりもグリーンシート21との収縮率の差が大きいものである。

なお、この導体ペースト23の粘度では通常のスクリーン印刷が困難となるため、加圧充填などによって、スルーホール22内部に充填する(第2図-c)。

こうしてそれぞれのグリーンシート21に対する印刷が終了した後、所定の順序にグリーンシート21を積層し、温度100℃、压力120kg/cm²で熱圧着して、積層体24を得た(第2図-d)。

積層体24をN₂気流中、700℃で脱脂した後、N₂中、180℃で焼成する。

この時、グリーンシート21と導体ペースト23との収縮率の差によって、積層体24の最上層は、スルーホール22から導体ペースト23が突出し、この凸部分からなる接合用パッド25が形成される(第2図-e)。

このような方法で作製されたセラミックス配線基板20は、スルーホール径が微小であっても接合用パッドが良好に形成され、しかも形成された接合用パッドはスルーホール内部の導体層と一体であるため、充分な強度を有する信頼性の高いものであった。

また、第2図(e)の工程において、導体ペーストの突出と共に、この突出部周辺の基板になだらかにせり上がりが生じたが、これによって接合用パッド部がより安定となり、接合用パッドに接着されるチップ部材を良好に支持することができた。すなわち、接合強度の向上および熱抵抗の低減にも寄与するものであった。

なお、上述した実施例では窒化アルミニウムセラミックスに導体層としてタンクスチタンを用いた例について説明したが、本発明はこれに限らず、セラミックスの収縮率が導体ペーストの収縮率よりも大きくなるような材料の組み合わせであれば、他の材料、たとえば、アルミニウムタンクスチタン、ムライトタンクスチタンなどの組み合わせにも適用することができ、上記実施例と同様の効果が得られることはもちろんである。

また、上記実施例のように導体ペーストの密度を上げることによって導体ペーストとの収縮率に差を持たせるだけでなく、セラミックスグリーンシートの密度を下げることによって導体ペーストとの収縮率に差を持たせることも可能である。

【発明の効果】

以上説明したように、本発明によれば、スルーホール内部の導体ペーストを突出させて接合用パッドとすることにより、製造工程が簡略されるとともに接合用パッドの形成不良を低減し、歩留り向上ならびにコストダウンを図ることができる。

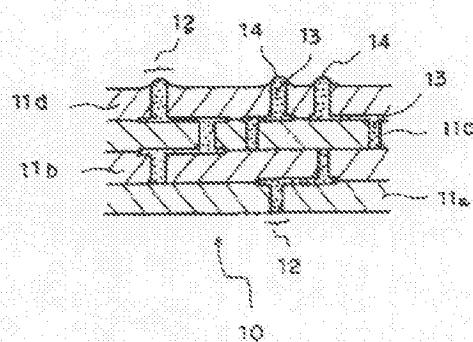
また、断面積の小さい接合用パッドが高い信頼性の下で形成できるため、スルーホール開口を狭めることができ

等、半導体装置の高密度実装に大きく貢献する。

【図面の簡単な説明】

第1図は本発明の一実施例のセラミックス配線基板の断面図、第2図は第1図に示したセラミックス配線基板の製造方法を説明するための図、第3図は従来のセラミックス配線基板の製造方法を説明するための図である。

【第1図】

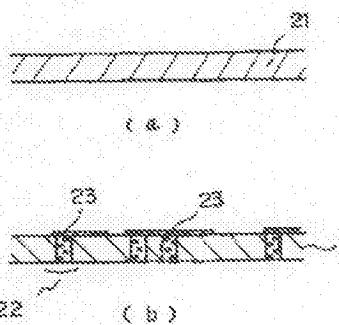


(d)

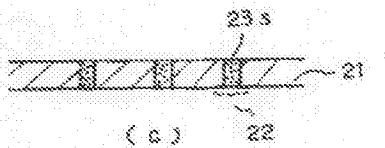
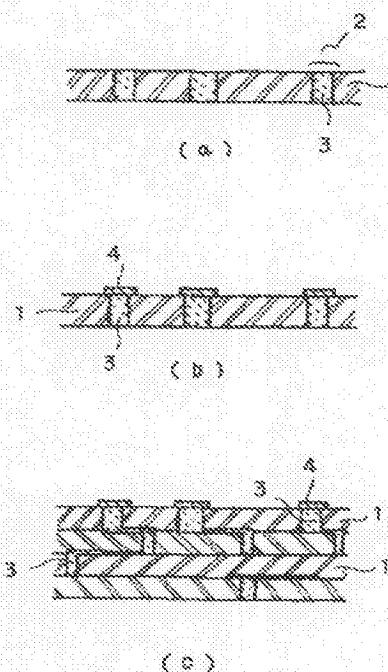
8

- 1、11、21……セラミックスグリーンシート
- 2、12、22……スルーホール
- 3、13、32……導体ペースト
- 23s……高密度導体ペースト
- 4、14、25……接合用パッド
- 24……積層体

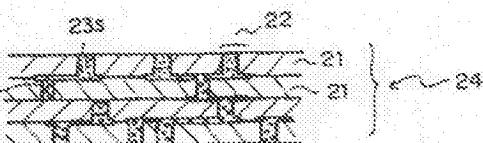
【第2図】



【第3図】



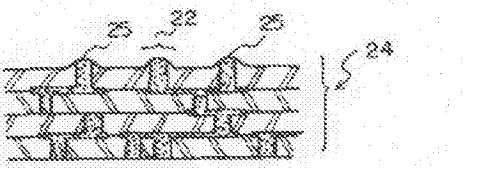
(a)



(b)



(c)



(d)



(e)

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

(57) [Claim(s)]

[Claim 1] The ceramic wiring substrate characterized by having the pad for junction which consists of heights which the end of said conductor layer projected from the ceramic substrate with which the through hole was formed, the conductor layer formed with the conductive paste with which said through hole was filled up, and opening of said through hole.

[Claim 2] The manufacture approach of the ceramic wiring substrate which carries out coincidence baking of the process which forms a through hole in a ceramic green sheet, the process with which burning shrinkage fills up conductive paste smaller than said ceramic green sheet into this through hole, and said ceramic substrate and said conductive paste, and is characterized by having the process which said conductor layer is made to project from said through hole, and forms the pad for junction.

[Translation done.]

*** NOTICES ***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[Objects of the Invention]

(Field of the Invention)

This invention relates to a ceramic wiring substrate and its manufacture approach.

(Prior art)

High mounting-ization to a substrate from the purpose which attains small advanced features of an electronic instrument is progressing.

Moreover, a circuit pattern is complicated with the increment in the number of functions which one chip has, and the multilayering of a ceramic substrate which carries a semiconductor device is progressing. In the case of the multilayer-interconnection substrate, the circuit pattern formed in each substrate is electrically connected through the through hole formed in the interior of a ceramic substrate.

Such a multilayer-interconnection substrate forms the through hole for internal wiring in a ceramic green sheet, and is produced by using print processes, and carrying out coincidence baking of the conductive paste, such as a tungsten and molybdenum, into a green sheet front face and a through hole, after being filled up and carrying out the laminating of the ceramic substrate of predetermined number of sheets, spreading and.

Moreover, bonding of the flip chip package which is one sort of a semiconductor package is carried out using the connection terminal which made the semiconductor device inside-out and was formed in the front face or substrate, and, generally the bump method is used.

This approach is printed by screen-stencil etc. on the ceramic green sheet with which conductive paste was filled up with the chip pad for flip chip device connection so that it may connect with the through hole of internal wiring formed in the ceramic substrate, and it supplies solder to this chip pad pattern.

*** NOTICES ***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

TECHNICAL FIELD

(Field of the Invention)

This invention relates to a ceramic wiring substrate and its manufacture approach.

[Translation done.]

*** NOTICES ***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

PRIOR ART

(Prior art)

High mounting-ization to a substrate from the purpose which attains small advanced features of an electronic instrument is progressing.

Moreover, a circuit pattern is complicated with the increment in the number of functions which one chip has, and the multilayering of a ceramic substrate which carries a semiconductor device is progressing.

In the case of the multilayer-interconnection substrate, the circuit pattern formed in each substrate is electrically connected through the through hole formed in the interior of a ceramic substrate.

Such a multilayer-interconnection substrate forms the through hole for internal wiring in a ceramic green sheet, and is produced by using print processes, and carrying out coincidence baking of the conductive paste, such as a tungsten and molybdenum, into a green sheet front face and a through hole, after being filled up and carrying out the laminating of the ceramic substrate of predetermined number of sheets, spreading and.

Moreover, bonding of the flip chip package which is one sort of a semiconductor package is carried out using the connection terminal which made the semiconductor device inside-out and was formed in the front face or substrate, and, generally the bump method is used.

*** NOTICES ***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

EFFECT OF THE INVENTION

[Effect of the Invention]

as explained above, according to this invention, by making the conductive paste inside a through hole project, and considering as the pad for junction, it can be alike in if production processes are reduced, poor formation of the pad for junction can be reduced, and the improvement in the yield and a cost cut can be aimed at.

Moreover, since the small pad for junction of the cross section can form under high dependability, through hole spacing can be narrowed and it contributes to the high density assembly of a semiconductor device greatly.

[Translation done.]

*** NOTICES ***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

TECHNICAL PROBLEM

(Object of the Invention)

However, while the circuit pattern of a ceramic multilayer substrate is complicated and the path of a through hole becomes small with high integration of IC, the number of the through holes formed is also increasing.

For this reason, formation of the pad for junction corresponding to a through hole is becoming difficult. Especially, in screen printing, the rate from which this pattern separates from a part for the pore of a screen mesh became high, and the defect of shape of the pad for junction and the problem of dropping [form] have arisen further as the pad pattern for junction makes it detailed.

Moreover, bonding strength with a substrate tends to fall that it is detailed, and the formed pad for junction also has the problem of being hard to acquire sufficient dependability.

Therefore, it faces forming the detailed pad for junction, and it has been a technical problem how stability and dependability are raised.

It was made in order that this invention might solve such a technical problem, and it aims at offering the manufacture approach of the ceramic wiring substrate which has a pad for junction with good reinforcement, and the ceramic wiring substrate which can form such a pad for junction under stability and high-reliability.

[Elements of the Invention]

[Translation done.]

*** NOTICES ***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
 2. **** shows the word which can not be translated.
 3. In the drawings, any words are not translated.
-

MEANS

(The means for solving a technical problem)

The ceramic wiring substrate of this invention is characterized by having the pad for junction which consists of heights which the end of said conductor layer projected from the ceramic substrate with which the through hole was formed, the conductor layer formed with the conductive paste with which said through hole was filled up, and opening of said through hole.

Moreover, the manufacture approach of the ceramic wiring substrate of this invention carries out coincidence baking of the process which forms a through hole in a ceramic green sheet, the process with which burning shrinkage fills up conductive paste smaller than said ceramic green sheet into this through hole, and said ceramic substrate and said conductive paste, and is characterized by having the process which said conductor layer is made to project from said through hole, and forms the pad for junction.

As for the conductor layer made to project from a ceramic substrate front face, it is desirable that the height from the substrate front face after baking is 10 micrometers - about 200 micrometers.

If it exceeds 10 micrometers or less or 200 micrometers, it is not practical as a pad for junction.

Since the height of this pad for junction is decided by the height which the conductor layer from a through hole projected, it determines the loadings of each raw material of conductive paste and a ceramic green sheet so that it may become desired height.

Namely, what is necessary is just to choose so that contraction of conductive paste may become smaller than contraction of the ceramics relatively when there is especially no limitation in the conductive paste and the ceramics which are used for this invention and both are combined. For example, in the conductive paste which mixed the binder etc. with the conducting powder object, the approach of making [many] the loadings in the end of conducting powder, and carrying out densification of the paste etc. is mentioned.

(Work for)

*** NOTICES ***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

EXAMPLE

(Example)

Next, the example of this invention is explained using a drawing.

Fig. 1 is drawing showing the ceramic wiring substrate of one example of this invention.

In this drawing, the ceramic wiring substrate 10 is the thing of the multilayer mold with which the laminating of the ceramic substrates 11a, 11b, 11c, and 11d was carried out, a through hole 12 is formed in each ceramic substrate 11, and the conductor layer 13 is constituted by the conductive paste with which it filled up in this through hole 12.

a conductor layer 13 -- the ceramic substrate 11 -- each circuit is connected electrically and the conductor layer 13 serves as a heights configuration projected from the through hole 12 in 11d of ceramic substrates of the maximum upper layer.

The amount of this lobe is the pad 14 for junction in the ceramic wiring substrate 10.

Such a manufacture approach of the ceramic wiring substrate 10 is explained using 2nd drawing 2 Fig. (a) - (e).

First, sintering acid, the plasticizer, the binder, and the solvent were added to aluminum nitride powder, it mixed, and the aluminum nitride slurry was prepared.

This slurry was fabricated on the sheet with a thickness of 0.4mm with the doctor blade method, and the green sheet 21 of predetermined number of sheets was obtained (Fig. 2 - a).

The through hole 22 with a diameter of 0.2mm was pierced and formed in this green sheet sheet 21 according to the predetermined pattern.

And the through hole 22 formed in green sheets 21 other than the maximum upper layer was filled up with the conductive paste 23 which blended the tungsten 80% of the weight, and conductive paste 23 was printed according to the circuit pattern using screen-stencil in green sheet 21 front face (Fig. 2 - b).

*** NOTICES ***

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

Drawing for explaining the manufacture approach of a ceramic wiring substrate which Fig. 1 was shown in the sectional view of the ceramic wiring substrate of one example of this invention, and showed Fig. 2 in Fig. 1 , and Fig. 3 are drawings for explaining the manufacture approach of the conventional ceramic wiring substrate.

- 1, 11, 21 Ceramic green sheet
- 2, 12, 22 Through hole
- 3, 13, 32 Conductive paste
- 23s High density conductive paste
- 4, 14, 25 Pad for junction
- 24 Layered product

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

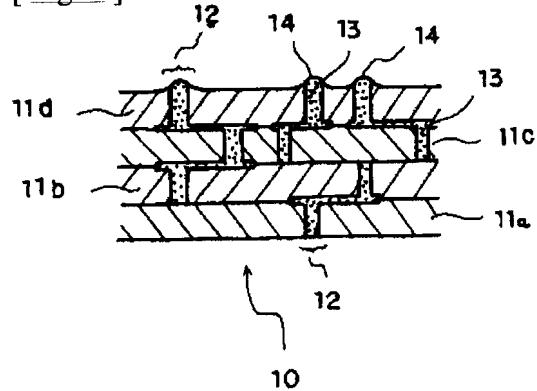
1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. *** shows the word which can not be translated.

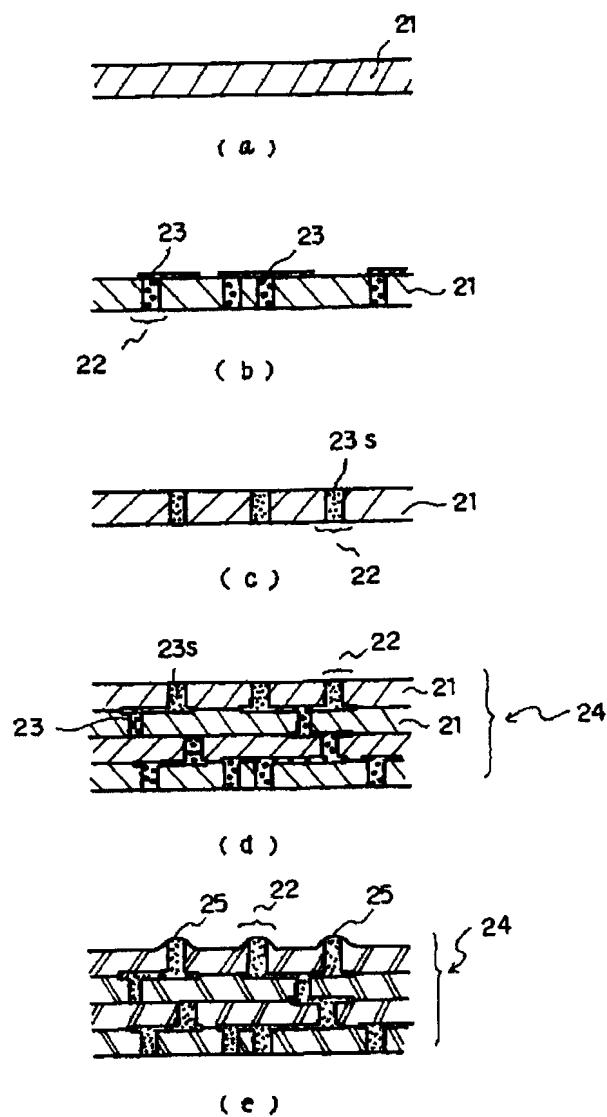
3. In the drawings, any words are not translated.

DRAWINGS

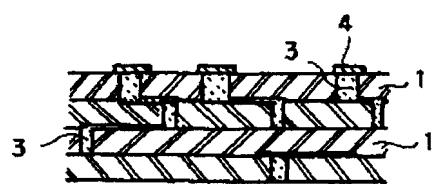
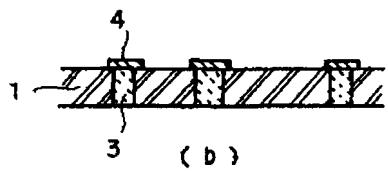
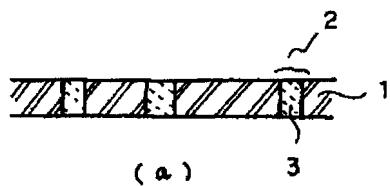
[Fig. 1]



[Fig. 2]



[Fig. 3]



[Translation done.]